

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年7月28日 (28.07.2005)

PCT

(10) 国際公開番号
WO 2005/069707 A1

(51) 国際特許分類⁷:

H05K 3/46

(21) 国際出願番号:

PCT/JP2005/000793

(22) 国際出願日:

2005年1月17日 (17.01.2005)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2004-009489 2004年1月16日 (16.01.2004) JP

(71) 出願人(米国を除く全ての指定国について): イビデン株式会社 (IBIDEN CO., LTD.) [JP/JP]; 〒5030917 岐阜県大垣市神田町2丁目1番地 Gifu (JP). ノキア コーポレイション (NOKIA CORPORATION) [FI/FI]; FIN02150 エスپー・ケイラーデンティエ 4 Espoo (FI).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 山下 高広 (YAMASHITA, Takahiro) [JP/JP]; 〒5030961 岐阜県大垣市青柳町300番地 イビデン株式会社内 Gifu (JP). 二村 博文 (FUTAMURA, Hirofumi) [JP/JP]; 〒5030961 岐阜県大垣市青柳町300番地 イビデン株式会社内 Gifu (JP). 石原 曜秀 (ISHIHARA, Akihide) [JP/JP]; 〒5030961 岐阜県大垣市青柳町300番地 イビデン株式会社内 Gifu (JP). 片平 孝祥 (KATAHIRA, Takayoshi) [JP/JP]; 〒2230064 神奈川県横浜市港北区下田町4-1-6-102 Kanagawa (JP).

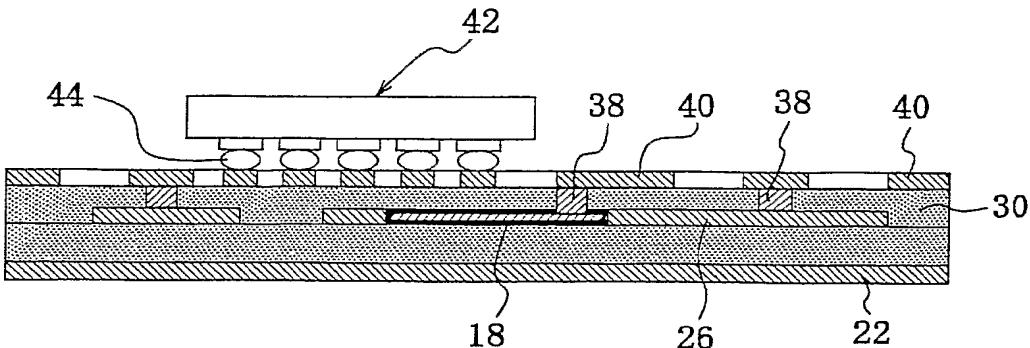
(74) 代理人: 小川 順三, 外 (OGAWA, Junzo et al.); 〒1040061 東京都中央区銀座2丁目8番9号 木挽館銀座ビル Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

[続葉有]

(54) Title: MULTILAYER PRINTED WIRING BOARD AND TEST BODY FOR PRINTED WIRING BOARD

(54) 発明の名称: 多層プリント配線板およびプリント配線板用試験体



(57) Abstract: A multilayer printed wiring board having a conductor circuit of an internal layer and further via a resin insulating layer a conductor circuit of one or more outer layers on a substrate. A strain gauge having a resistive element sandwiched by resin films made of a polyimide or a thermoplastic resin is buried in the substrate. An electrode connected to the resistive element is exposed from the resin film, and the exposed electrode is connected electrically to a viahole provided in the substrate. Such a multilayer printed wiring board and a test body for a printed wiring board are disclosed. Even if the resin insulating layer cracks because of a shock test and so forth, the resin film layer prevents progress of the crack, thereby not damaging the resistive element constituting the strain gauge. Strain information not only on a substrate surface layer but also on a desired portion can be measured accurately, and therefore, an actual stress loaded on the substrate can be measured accurately.

(57) 要約: 内層の導体回路を有する基板上に、さらに樹脂絶縁層を介して1層以上の外層の導体回路を設けてなる多層プリント配線板において、基板内に、抵抗素子がポリイミドもしくは熱可塑性樹脂からなる樹脂フィルムに挟持されてなる歪ゲージを埋設し、かつ抵抗素子に接続される電極が、樹脂フィルムから露出し、その露出した電極が、基板に設けたバイアホールに電気的に接続されてなる多層プリント配線板およびプリント配線板用試験体を提案する。このような構成により、衝撃試験などで樹脂絶縁層にクラックが生じても、樹脂フィルム層によってクラックの進展が阻止され、歪ゲージを構成する抵抗素子が破損することがない。また、基板表層の歪情報だけではなく、所望箇所の歪情報を正確に測定することができ、基板に負荷される実際の応力を正確に測定することができる。

WO 2005/069707 A1



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,

BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイド」を参照。

明細書

多層プリント配線板およびプリント配線板用試験体

技術分野

5 本発明は、歪測定機能を有する多層プリント配線板ならびにプリント配線板用試験体に関するものである。

背景技術

近年、回路基板は、搭載する部品の高密度化が求められており、とくに、ソルダ
0 バンプの減少やパッケージサイズを小さくする傾向にある。

その結果として、ソルダーサイズの大幅な減少に伴って、半田接合に対する力学的信頼性に対する要求もまた厳しくなっているのが実情である。また、近年、この分野に関しては、コンピュータ機能の改善が著しいため、応力シミュレーションが盛んに行われるようになってきている。しかしながら、各社で歪測定等が盛んに行
15 われているものの、シミュレーション結果と実測の整合を取りることが難しいのが実情である。

例えば、特開2001-15882号公報に記載された歪ゲージ内蔵回路基板においては、曲げや、衝撃を受けた際に、基板表面の半田接合による歪および歪速度の影響を測定すれば、破壊に至る実際の応力等の情報を得ることができるが、現状では半田接合の歪量を測定するのが難しいため、なるべく接合部に近い箇所に歪ゲージを配設して歪を測定し、破壊との相関をとってきた。

しかしながら、このような表層の歪情報だけでは、基板に負荷される実際の応力を正確に測定することは難しいため、基板内部の歪を測定する必要があった。そこで、基板内部に抵抗値変化の高い歪測定用の金属を埋設し、スルーホール接続した配線基板が、特開2000-340916号公報にて提案されている。

ところが、上述したような従来の配線基板では、衝撃試験により生じる歪を測定する場合に、樹脂絶縁層に生じるクラックにより、抵抗素子が破断するなどの問題や、基板内部に設けた金属箔と基板表層に設けた測定用電極との電気的接続を行なうスルーホールを設ける場合に、貫通孔により歪が発生するので、正確な歪測定ができないという問題があった。

そこで、本発明は、従来技術が抱えている上記問題に鑑み、その克服のために銳意研究した結果なされたものであり、その目的は、樹脂絶縁層にクラックが生じたり、抵抗素子が破断したりすることのない耐衝撃性に優れた、正確な歪測定を可能にした多層プリント配線板および試験体を提案することにある。

5

発明の開示

本発明者らは、上掲の目的を実現するために銳意研究した結果、以下の内容を要旨構成とする発明を開発した。

すなわち、本発明は、

10 (1) 内層の導体回路を有する基板上に、さらに絶縁層を介して1層以上の外層の導体回路を設けてなる多層プリント配線板において、

前記基板内に、抵抗素子がポリイミドもしくは熱可塑性樹脂からなる樹脂フィルムに挿持されてなる歪ゲージを埋設し、かつ前記抵抗素子と電気的に接続される電極が、前記樹脂フィルムから露出し、該露出した電極が基板に設けたバイアホールに電気的に接続されてなることを特徴とする多層プリント配線板であり、
15 また、本発明は、

(2) 内層の導体回路を有する基板上に、さらに絶縁層を介して1層以上の外層の導体回路を設けてなるプリント配線板用試験体であって、

前記基板内に、抵抗素子がポリイミドもしくは熱可塑性樹脂からなる樹脂フィルムに挿持されてなる歪ゲージを埋設し、かつ前記抵抗素子と電気的に接続される電極が、前記樹脂フィルムから露出し、その露出した電極が基板に設けたバイアホールに電気的に接続されてなることを特徴とするプリント配線板用試験体である。

なお、本発明にかかる多層プリント配線板およびプリント配線板用試験体を、
25 以下、「配線基板」と総称して説明する。

本発明の配線基板において、上記歪ゲージを構成する抵抗素子を挿持する樹脂フィルムは、ポリイミドもしくはポリエステル、ポリテトラフルオロエチレン等の熱可塑性樹脂から選ばれる少なくとも1種類の樹脂から形成されることが好ましい。

30 また、上記バイアホールは、無電解めっき、電気めっき、導電性ペースト等の

導電性物質を充填してなるものであることが好ましい。

また、上記配線基板において、その最外層には複数の半田バンプまたは半田ボールを有することが好ましい。

本発明の配線基板によれば、基板内部の所望の箇所に歪ゲージが埋設され、その歪ゲージを構成する抵抗素子が、ポリイミドもしくはポリエステル、ポリテトラフルオロエチレン等の熱可塑性樹脂の破壊韌性値が高い樹脂フィルムで挟持された構造を採用しているため、衝撃試験などで樹脂絶縁層にクラックが生じても、樹脂フィルム層によってクラックの進展が阻止され、歪ゲージを構成する抵抗素子が破損することがない。

また、本発明の配線基板によれば、基板内部の所望の箇所に埋設された歪ゲージが受ける歪量に対応する歪情報が、バイアホールを介して基板外側に取り出されるので、基板表層の歪情報だけではなく、所望箇所の歪情報を正確に測定することができ、基板に負荷される実際の応力を正確に測定することができる。

さらに、導電性材料で完全に充填されたバイアホールを、抵抗素子に接続される電極に接続させてるので、変形が小さくなり、応力を正確に測定することができ、バイアホール底部での電気的接続性を向上させることができる。

図面の簡単な説明

図1は、本発明にかかる多層プリント配線板の概略的な断面図である。

図2は、本発明にかかる多層プリント配線板に埋設される歪ゲージの構造を示す概略図である。

図3(a)～(g)は、本発明にかかる多層プリント配線板を製造する方法の一例を示す工程図である。

発明を実施するための最良の形態

本発明にかかる配線基板は、基板内部の所望の箇所に歪ゲージを埋設し、その歪ゲージを構成する抵抗素子をポリイミドもしくはポリエステル、ポリテトラフルオロエチレン等の熱可塑性樹脂の破壊韌性値が高い樹脂フィルムによって挟持した構造が第1の特徴であり、その歪ゲージを構成する抵抗素子に接続される電極が樹脂フィルムの一部から露出し、その露出された電極がバイアホール底部に電

気的に接続され、歪情報がバイアホールを介して基板外側に取出される点に第2の特徴がある。

通常の歪ゲージは、配線基板上の平らな部分のみに配設され、しかも配線基板の部分端と半田バンプとの最短部分の距離が、少なくとも $500\mu m$ 以上ある。そのため、半田バンプから比較的に近い箇所に歪ゲージを設けることができず、半田バンプに起因する歪量をより厳密に求める事が出来なかった。

これに対して本発明にかかる配線基板では、基板内部の所望の箇所に歪ゲージを埋設し、その歪ゲージの取出し電極がバイアホールに電気的に接続された構成であるため、例えば、基板上の所定位置に設けた半田バンプに隣接した位置で露出するバイアホールは、その半田バンプのほぼ真下に位置する歪ゲージに電気的に接続することができるので、その半田バンプに起因する歪情報をバイアホールを経由して取出すことが可能となり、正確な歪み測定を実現することができる。つまり、前述した半田バンプとの最短部分の距離が $500\mu m$ 未満でも、歪測定を可能にさせるのである。

また、特に、予め歪ゲージを作製した後、基板内に埋め込んだ歪ゲージによる歪測定データは、基板作製もしくは基板のパターン形成時に、作製した歪ゲージによる歪測定したデータよりも正確な歪測定を行うことができる。基板作製時に形成した歪ゲージでは、歪ゲージの部分的な欠損や所望の形状に作り込めないことがあるため、正確な測定が阻害されることがあるからである。

本発明の配線基板は、例えば、ガラスーエポキシ樹脂等から形成した薄板の両面または片面に銅箔を貼付してなる銅張積層板を複数枚積層して形成した多層プリント配線板の内層の任意の位置に、かつ任意の方向に配向された任意数の歪ゲージを有して構成される。

まず、本発明において採用される歪測定の原理を、以下に説明する。歪ゲージには、受感素子として抵抗素子が内装されており、この受感素子（金属抵抗箔からなる抵抗素子）が歪によって、伸び縮みする。多くの金属は、機械的な伸び縮みを与えると、その電気抵抗は変化するが、この抵抗変化率は、ある定数をもって、歪みに比例する為、微小な抵抗値の変化を測定することで歪みを測定することができる。

これを数式で表現すると以下のようになる。

$$\Delta R/R = K \cdot \varepsilon = K \cdot \Delta L/L$$

- R : 歪ゲージの元の抵抗値 (Ω) 通常 120Ω
- ΔR : 伸縮によって起きた抵抗値の変化分 (Ω)
- L : 歪ゲージの元の長さ
- ΔL : 歪ゲージの伸縮量
- 5 K : 比例定数(ゲージ率) 通常 2.1 付近
- ε : 歪

この歪ゲージは、ホイートストーンブリッジを用いて、抵抗素子に印加される電圧を測ることにより歪発生前と発生後の抵抗値の変化を計算し、その抵抗値の変化から歪を計測する。

0 抵抗素子としては、銅ニッケル合金またはニッケル合金またはニッケル・クロム系金属箔を採用することができる。これらの合金は、金属の伸び率に対する抵抗変化率が大きく、歪に対する感受性が高いからである。

本発明にかかる配線基板は、基板内部の所望の箇所に、所望の方向を向いた、所望数の歪ゲージを埋設することができるので、基板表層の歪情報だけでは、基板に
15 負荷される実際の応力分布を正確に測定することができる。

また、特に、予め歪ゲージを作製した後、基板内に埋め込んだ歪ゲージによる歪測定データは、基板作製もしくは基板のパターン形成時に、作製した歪ゲージによる歪測定したデータよりも正確な歪測定を行うことができる。基板作製時に形成した歪ゲージでは、歪ゲージ

?0 の部分的な欠損や所望の形状に作り込めないことがあるため、正確な測定が阻害されることがあるからである。

上記基板内部に埋設された歪ゲージを構成する抵抗素子に接続される電極、すなわち取出電極は、バイアホール底部に電気的に接続され、このバイアホールを介して基板表面から歪ゲージとの電気的接続を図ることができると共に、バイアホールが基板内部に占める空間は非常に小さいため、配線基板に外部から衝撃が加えられても、過剰な変形を受けることがなく、衝撃による歪のみを正確に測定することができる。

また、上記歪ゲージを構成する抵抗素子は、ポリイミドもしくはポリエスチル、
30 ポリテトラフルオロエチレン等の熱可塑性樹脂の破壊韌性値が高い樹脂フィルムで挟持される構造であるため、衝撃試験などで樹脂絶縁層に大きな応力が加わっ

てクラックが生じても、樹脂フィルム層の緩衝作用によってクラックの進展が阻止されるので、歪ゲージを構成する抵抗素子が破損または断線されることはない。

上記樹脂フィルムは、ポリイミドもしくはポリエステル、ポリテトラフルオロエチレンから選ばれる熱可塑性樹脂で、少なくとも 1 種類の樹脂から形成される
5 ことが好ましい。

ポリイミドもしくは熱可塑性樹脂は、外部からの過剰な変形を受けることを回避させて、衝撃による歪だけを歪ゲージに伝えることができるからである。

本発明の配線基板は、とくに、最外層に複数の半田バンプまたは半田ボールが形成されていることが好ましい実施の形態である。複数の半田バンプ等の半田体に
0 起因する歪の測定に最も有効だからである。

また、本発明の配線基板において、バイアホール形成用開口に対して、無電解めつき、電気めつき、導電性ペースト等の導電性物質を完全に充填したバイアホールであることが好ましい。開口内部に導電性物質が完全に充填されているので、変形空間をさらに小さくできて、より精度の高い測定ができるからである。また、抵抗素子に接続される電極と、バイアホール底部との電気的接続性も向上させることができる。
15

また、バイアホール形成用開口は、樹脂絶縁層にレーザ照射を行なうことによって開口するか、感光性樹脂を露光、現像処理することにより開口させ、この開口をめつき処理により導電化することが望ましい。レーザ照射や露光現像処理による
20 開口は、ドリル加工のように大きな製造工程において大きな歪が生じないため、精度の高いバイアホール形成が可能だからである。

また、本発明の配線基板は、その基板内部において、歪ゲージが複数形成されていることが望ましい。歪の分布を正確に測定できるからである。

さらに、本発明の配線基板は、歪ゲージを有する多層プリント配線板としてだけではなく、歪量を測定したり、シミュレーションとの整合を実証するための試験体としても使用できるという特徴がある。
25

以下、本発明にかかる配線基板の製造方法の一例について、具体的に説明する。

- (1) 銅ニッケル合金または、ニッケル・クロム系金属箔をふつ酸一硝酸水溶液などでエッチングして、格子形状の抵抗素子 10 を製造する。
30 (2) この抵抗素子 10 をポリイミドフィルム 12 の上に載置し、さらにポリエス

テル樹脂フィルム14を乗せて、50°Cから150°Cで加熱プレスして抵抗素子10を挟持し、歪ゲージ18とする（図2参照）。

5 (3) 次いで、銅張積層板20の銅箔22をエッティングして、銅箔貼付面に歪ゲージ格納部24を形成すると共に、内層の導体回路パターン26を形成する（図3(a)参照）。その後、歪ゲージ格納部24に上記(2)で作製した歪ゲージ18を格納する（図3(b)参照）。この歪ゲージ18は、エポキシ樹脂などで樹脂面に接着しておくことが望ましい。製造工程中、歪ゲージ18が脱落することを防止できるからである。

10 (4) 上記(3)の工程により得た基板の歪ゲージ格納部24を形成した側の表面に、銅箔28に樹脂フィルム30をラミネートしてなる樹脂付銅箔32を、その樹脂フィルム表面を対向させた状態で積層し、80～150°C、50～100kg/cm²で加熱プレスして、一体化する（図3(c)参照）。

15 (5) さらに、上記(4)で一体化した基板の銅箔表面に塩化第二銅水溶液などでエッティング処理して、前記(2)の工程で形成した内層の導体回路パターン26の一部としての導電性パッドおよび抵抗素子の取出し電極18に相当する箇所に、レーザ入射用の開口34を設け（図3(d)参照）、この開口34から露出する樹脂絶縁層に対して炭酸ガスレーザ、紫外線レーザなどを照射して樹脂を除去して、バイアホール形成用の微細孔36を形成する（図3(e)参照）。

20 なお、エッティング液によって銅箔に形成するレーザ入射用の開口34の直径は、30μm～100μmの範囲であることが好ましい。30μm未満では、開口34に導電性物質を充填して電気的に接続することが難くなり、100μmを超えると、加工時の歪発生を防止できないからである。

25 また、レーザ照射によって樹脂層に形成するバイアホール形成用微細孔36の直径は、レーザ入射用の開口34の直径よりもやや小さく、25μm～100μmの範囲であることが好ましい。

25μm未満では、電気的な接続が難しくなることがあり、100μmを超えると、変形空間が大きくなり、歪情報のずれが生じるからである。

また、レーザ照射により開口34を設ける際に、抵抗素子10を被覆する樹脂フィルム層14の一部も併せて除去して、抵抗素子10の一部を樹脂フィルム層14から露出させ、これを抵抗素子10の取出し電極16とすることが好ましい。

(6) 上記レーザ照射により形成した微細孔36およびレーザ入射用の開口34の内部を、無電解めっき、電気めっき、または導電性ペーストにより完全に充填して、充填バイアホール38とする（図3(f)参照）。

この充填バイアホール38は、前記(5)で形成した内層の導体回路パターン26の導電性パッドまたは抵抗素子10の取出し電極16に電気的に接続され、基板の外層表面から歪ゲージの取出し電極16への電気的接続を可能にする。

(7) 次いで、基板表面上に形成された無電解めっき層にフォトレジストをラミネートし、露光、現像処理してエッティングレジストを形成した後、エッティングして、バイアホールランドを含んだ外層の導体回路パターン40を形成する（図3(g)参照）。

(8) さらに、必要に応じて、充填バイアホール38に対応した外層の導体回路パターン40上には、CSP等の半導体パッケージ42を搭載するための半田バンプあるいは半田ボール44を配設して、本発明にかかる配線基板を製造する（図1参照）。

以下、実施例を用いて本発明をさらに詳細に説明する。

（実施例1）

(1) 厚さ4～6μmのNi-Cu合金箔（東京ワイヤー製作所製商品名「アドバンス」）をフッ酸一硝酸の水溶液でエッティングして、抵抗素子とした。

(2) この抵抗素子を厚さ12～14μmのポリイミドフィルム（東レデュポン製商品名「カプトン」）に乗せ、さらにその上に厚さ8～10μmのポリエステルフィルム（三菱樹脂製商品名「ダイヤホイル H Type」）を積層し、100°C、50kg/cm²で加圧してラミネートし、さらに外形加工して20mm□の歪ゲージとした。

(3) 両面銅張積層板（松下電工製商品名「R1766」）の表面に、フォトレジストをラミネートし、露光、現像処理してエッティングレジストを形成した。

(4) 1Nの塩化第二銅水溶液により、銅箔をエッティングし、内層の導体回路パターンと20mm□の歪ゲージ格納部を形成した。

(5) 未硬化工ポキシ樹脂を用いて歪ゲージを格納部に接着し、さらに100°Cで3時間硬化させた。

(6) 厚さ82μmの樹脂付銅箔（銅厚さは12μm、松下電工製、商品名「R0880

」)を両面銅張積層板上に乗せ、120°C、80kg/cm²で加圧、一体化した。

(7) 銅箔上にフォトレジストをラミネートし、露光、現像処理してエッチングレジストを形成し、1N塩化第二銅水溶液により、銅箔をエッチングし、エッチングレジストを除去して直径100μmのレーザ照射用の開口を形成した。

5 (8) 炭酸ガスレーザ照射装置(日立製作所製、商品名「LCO IC21」)を用いて、バースト条件にて16.8mJの条件で、前記(7)で形成した開口の上方からレーザ照射を行って、樹脂絶縁層に、直径がほぼ100μmのバイアホール形成用微細孔を設けた。このとき併せてポリエステル樹脂を除去して抵抗素子の取出し電極の一部を露出させた。

10 (9) 以下のめっき溶液およびめっき条件にて、無電解めっき処理を行って、バイアホール形成用微細孔の内壁表面に無電解銅めっき膜を形成してバイアホールと共に、抵抗素子の取出し電極の表面にも無電解銅めっき膜を形成して、バイアホールと抵抗素子の取出し電極とを電気的に接続した。

[無電解めっき水溶液]

15	酒石酸	0.200mol/l
	硫酸銅	0.03mol/l
	HCHO	0.050mol/l
	NaOH	0.100mol/l
	α-α'ビピルジル	40mg/l
20	ポリエチレングリコール(PEG)	0.10g/l

[無電解めっき条件]

35°Cの液温度で40分

(10) 上記(9)で形成した無電解めっき層上にフォトレジストをラミネートし、露光、現像処理してエッチングレジストを形成し、1Nの塩化第二銅水溶液により、無電解めっき層をエッチングして、バイアホールランドを含む外層の導体回路を形成することによって、多層プリント配線板を製造した。

(実施例2)

抵抗素子の両面に厚さ8~10μmのポリエステルフィルム(東レデュポン製、商品名「カプコン」)を2層積層して歪ゲージを作製した以外は、実施例1と同様にして多層プリント配線板を製造した。

(実施例 3)

抵抗素子の両面に厚さ 12~14 μm のポリイミドフィルム（三菱樹脂製、商品名「ダイヤホイル H Type」）を 2 層積層して歪ゲージを作製した以外は、実施例 1 と同様にして多層プリント配線板を製造した。

5 (実施例 4)

抵抗素子の両面に厚さ 10~13 μm のポリテトラフルオロエチレンフィルムを 2 層積層して歪ゲージを作製した以外は、実施例 1 と同様にて多層プリント配線板を製造した。

(実施例 5)

10 以下のめっき液およびめっき条件にて無電解銅めっき処理を行って、バイアホールの内部を無電解めっき膜で充填していわゆるフィルドビア構造とした以外は、実施例 1 とほぼ同様にして多層プリント配線板を製造した。

〔無電解めっき水溶液〕

酒石酸	0. 200 mol/l
硫酸銅	0. 03 mol/l
HCHO	0. 050 mol/l
NaOH	0. 100 mol/l
α-α' ビピルジル	40 mg/l
ポリエチレングリコール(PEG)	0. 10 g/l
20 チオ尿素	10 mg/l

〔無電解めっき条件〕

35 °C の液温度で 48 分

(比較例 1)

(1) 両面銅張積層板(松下電工製 商品名「R1766」)の表面にフォトレジストを 25 ラミネートし、露光、現像処理してエッティングレジストを形成した。

(2) 1 N 塩化第二銅水溶液により、銅箔をエッティングし、内層の導体パターンと歪ゲージ形成予定パターン部を設けた。

(3) 歪ゲージ形成予定パターン部以外にめっきレジストを設け、以下の組成のニッケルめっき液に浸漬し、歪ゲージ形成予定パターン部にニッケルめっきを施し、

30 歪ゲージパターン（抵抗素子）とした。

〔無電解ニッケルめっき水溶液〕

硫酸ニッケル	0. 1 mol/l
NaH ₂ PO ₂	0. 2 mol/l
酒石酸ナトリウム	0. 2 mol/l
5 NaOH	0. 04 mol/l (pH=10)

〔無電解めっき条件〕

80°Cの液温度で25分

- (4) 厚さ82μmのエポキシ樹脂付銅箔(銅箔の厚さは12μm、松下電工製、商品名「R0880」)を上記両面銅張積層板上に乗せ、120°C、80kg/cm²で0加圧、一体化した。
- (5) ドリルを用いて、歪ゲージパターンをその電極(2箇所)で貫通する貫通孔を形成した。
- (6) 以下のめっき液およびめっき条件にて無電解銅めっき処理を行い、貫通孔の表面に無電解めっき膜を形成してスルーホールとした。

5 〔無電解銅めっき水溶液〕

酒石酸	0. 200 mol/l
硫酸銅	0. 03 mol/l
HCHO	0. 050 mol/l
NaOH	0. 100 mol/l
10 α-α'ビピルジル	40 mg/l
ポリエチレングリコール(PEG)	0. 10 g/l

〔無電解めっき条件〕

35°Cの液温度で40分

- (7) 上記エポキシ樹脂付銅箔上にフォトレジストをラミネートし、露光、現像処理してエッチングレジストを形成し、1Nの塩化第二銅水溶液により、銅箔をエッチングして外層の導体回路を形成して、歪ゲージパターン(抵抗素子)にエポキシ樹脂絶縁層が直接的に接触してなる多層プリント配線板を製造した。

(比較例2)

上記工程(2)において、厚さ55μmのガラス-エポキシ樹脂付銅箔(銅箔の厚さは、20μm)を上記両面銅張積層板上に乗せ、120°C、80kg/cm²で加

圧、一体化した以外は、比較例 1 と同様に処理して、歪ゲージパターン（抵抗素子）にガラスーエポキシ樹脂絶縁層が直接的に接触してなる多層プリント配線板を製造した。

上記実施例 1 ~ 5 および比較例 1、2 によって製造した多層プリント配線板に

5 ついて、以下のような評価試験を行った。

(歪み測定)

図 3 に示すように、ホイートストーンブリッジを通して抵抗素子に通電して微小抵抗変化を測定し、その抵抗変化を歪み量に変換して、実施例 1（バイアホールにより歪ゲージ接続）と比較例 1（スルーホールにより歪ゲージ接続）の歪み 10 を表層および直下層の 2箇所で測定した。それぞれの測定箇所での歪値、実施例 1 および比較例 1 で測定した歪測定値、および歪値との誤差を測定した。

それらの測定結果を表 1 に示す。

(表 1)

測定 部位	歪値 (ε_0)	実施例 1		比較例 1	
		歪測定値 (ε_1)	歪値との誤差 (%) (注 1)	歪測定値 (ε_2)	歪値との誤差 (%) (注 1)
表層	0. 001239	0. 001224	-1. 2	0. 001158	-6. 5
直下層	0. 001263	0. 001255	0. 6	0. 001217	-3. 6

(注 1) 歪値との誤差 (%) の算出: $(\varepsilon_n - \varepsilon_0) / \varepsilon_0 \times 100$

15 実施例 1 では歪値との誤差も 1. 5 % 以内であり、正確に測定することができた。しかしながら、比較例 1 では歪値の誤差が 3. 0 % を超えており、正確に測定することができなかつた。

ゆえに、スルーホールによる歪ゲージとの接続は、誤差を生じやすい。つまり、スルーホール自体の構造が歪に影響を与えてしまうのである。それに対して、バイアホールによる歪ゲージとの接続は、歪への影響を小さくして、正確に測定できるのである。

(落下試験)

J EDEC の規格 (JESD 22B111 Drop Test) に準拠した落下試験を行って、抵抗素子に断線があるかどうかを調べ、その落下試験を行った後、歪ゲージに隣接する樹脂絶縁層にクラックが発生したかどうかを光学顕微鏡を用いて確認した。

その結果を（表2）に示した。

（表2）

	ベース膜材料	保護膜材料	Via 形状	落下回数に対する抵抗素子の断線の有無				
				50回	100回	200回	300回	500回
実施例1	ポリイミド	ポリエステル	通常 LVH	無し	無し	無し	無し	有り
実施例2	ポリエステル	ポリエステル	通常 LVH	無し	無し	無し	有り	有り
実施例3	ポリイミド	ポリイミド	通常 LVH	無し	無し	無し	無し	有り
実施例4	ポリテトラフル オロエチレン	ポリテトラフル オロエチレン	通常 LVH	無し	無し	無し	有り	有り
実施例5	ポリイミド	ポリエステル	Filled via	無し	無し	無し	無し	無し
比較例1	ガラスエポキシ	エポキシ	通常 LVH	無し	有り	有り	有り	有り
比較例2	ガラスエポキシ	ガラスエポキシ	通常 LVH	無し	無し	有り	有り	有り

実施例1～5では、200回の落下試験でも抵抗素子（歪測定部分）に断線が認められなかった。特に、抵抗素子を充填バイアホールにて電気的接続してなる実施例5では、500回の落下試験でも断線が認められず、耐衝撃性が極めて優れ
5 ていることがわかった。

このことは、抵抗素子がポリイミドもしくはポリエステル等の熱可塑性樹脂層に挟持保護されているので、ガラスエポキシ樹脂やエポキシ樹脂からなる樹脂絶縁層に大きな応力が加わっても、熱可塑性樹脂からなる保護膜の緩衝作用によって、抵抗素子自体の断線が阻止され、強い衝撃時での歪測定が可能になったもの
10 と考えられる。

300回の落下試験後の顕微鏡観察では、実施例1、3、5では、クラックが確認されなかつたが、実施例2、4では、わずかなクラックが確認された。

これに対して、比較例1、2では、100回～200回の落下試験で断線が確認されると共に、クラックも確認された。

なお、落下試験は、金属治具にGセンサー（キスラー社製、ローインピーダンス型センサ）を取付け、加速度（衝撃最大ピーク）が1500G、パルス幅（最大ピーク×10%の高さにて）が0.5msになるように自由落下の高さをほぼ100

c mに調整した後、金属治具に測定用サンプルとしての多層プリント配線板を取付け、落下回数が50回、100回、200回、300回、500回の時点で、抵抗素子に断線があるかどうかを調べた。

その断線の有無は、抵抗素子に接続される電極（取出し電極）から基板の外側
5 に取出された配線ケーブルをイベントディテクターに接続し、抵抗値が1500
Ωを超えた段階で「断線」と判断した。

（産業上の利用可能性）

以上説明したように、本発明は、多層プリント配線板あるいはプリント配線板用
試験体に関するものであり、抵抗素子が熱可塑性樹脂フィルムに挟持されてなる
10 歪ゲージを回路基板内部に埋設し、その抵抗素子が樹脂フィルムから露出した状
態で、基板に設けたバイアホールに電気的に接続されたものであり、回路基板に実
装されるCSP等の部品の直下や、はんだ接合部付近の歪み量を正確に測定するこ
とができるので、回路基板および搭載部品の信頼性評価に有利である。

請求の範囲

1. 導体回路を有する基板上に、さらに絶縁層を介して1層以上の上層の導体回路を設けてなる多層プリント配線板において、

前記基板内に、抵抗素子がポリイミドもしくは熱可塑性樹脂からなる樹脂フィルムに挿持されてなる歪ゲージを埋設し、かつ前記抵抗素子と電気的に接続される電極が前記樹脂フィルムから露出し、該露出した電極が基板に設けたバイアホールに電気的に接続されてなることを特徴とする多層プリント配線板。

2. 前記樹脂フィルムは、ポリイミド、ポリエステル、ポリテトラフルオロエチレンから選ばれる少なくとも1種類の樹脂から形成されることを特徴とする請求項1に記載の多層プリント配線板。

3. 前記バイアホールは、導電性物質を充填してなるものであることを特徴とする請求項1または2に記載の多層プリント配線板。

4. 前記基板の最外層には複数の半田バンプまたは半田ボールを有することを特徴とする請求項1～3のいずれか1項に記載の多層プリント配線板。

5. 導体回路を有する基板上に、さらに絶縁層を介して1層以上の上層の導体回路を設けてなる試験体であって、

前記基板内に、抵抗素子がポリイミドもしくは熱可塑性樹脂からなる樹脂フィルムに挿持されてなる歪ゲージを埋設し、かつ前記抵抗素子と電気的に接続される電極が前記樹脂フィルムから露出し、該露出した電極が基板に設けたバイアホールに電気的に接続されてなることを特徴とするプリント配線板用試験体。

6. 前記樹脂フィルムは、ポリイミド、ポリエステル、ポリテトラフルオロエチレンから選ばれる少なくとも1種類の樹脂から形成されることを特徴とする請求項5に記載のプリント配線板用試験体。

7. 前記バイアホールは、導電性物質を充填してなるものであることを特徴とする請求項5または6に記載のプリント配線板用試験体。

8. 前記基板の最外層には複数の半田バンプまたは半田ボールを有することを特徴とする請求項5～7のいずれか1項に記載のプリント配線板用試験体。

FIG.1

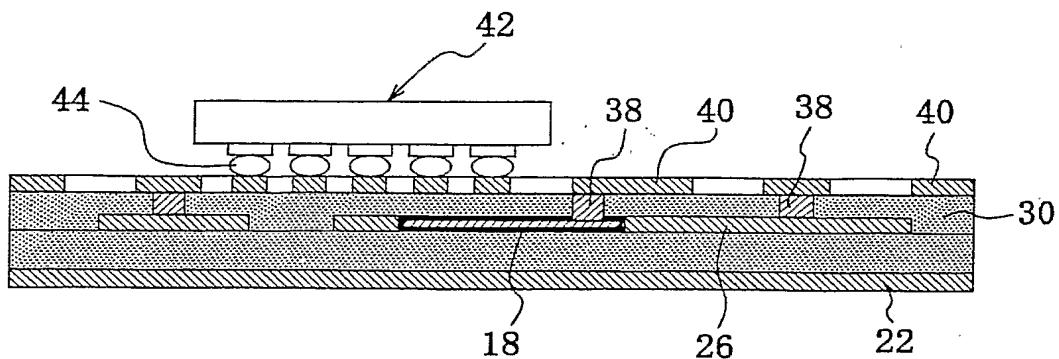
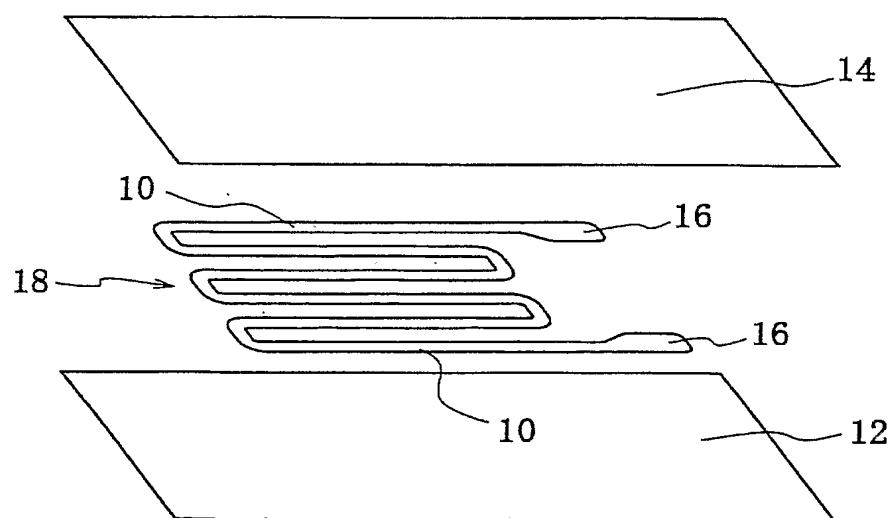
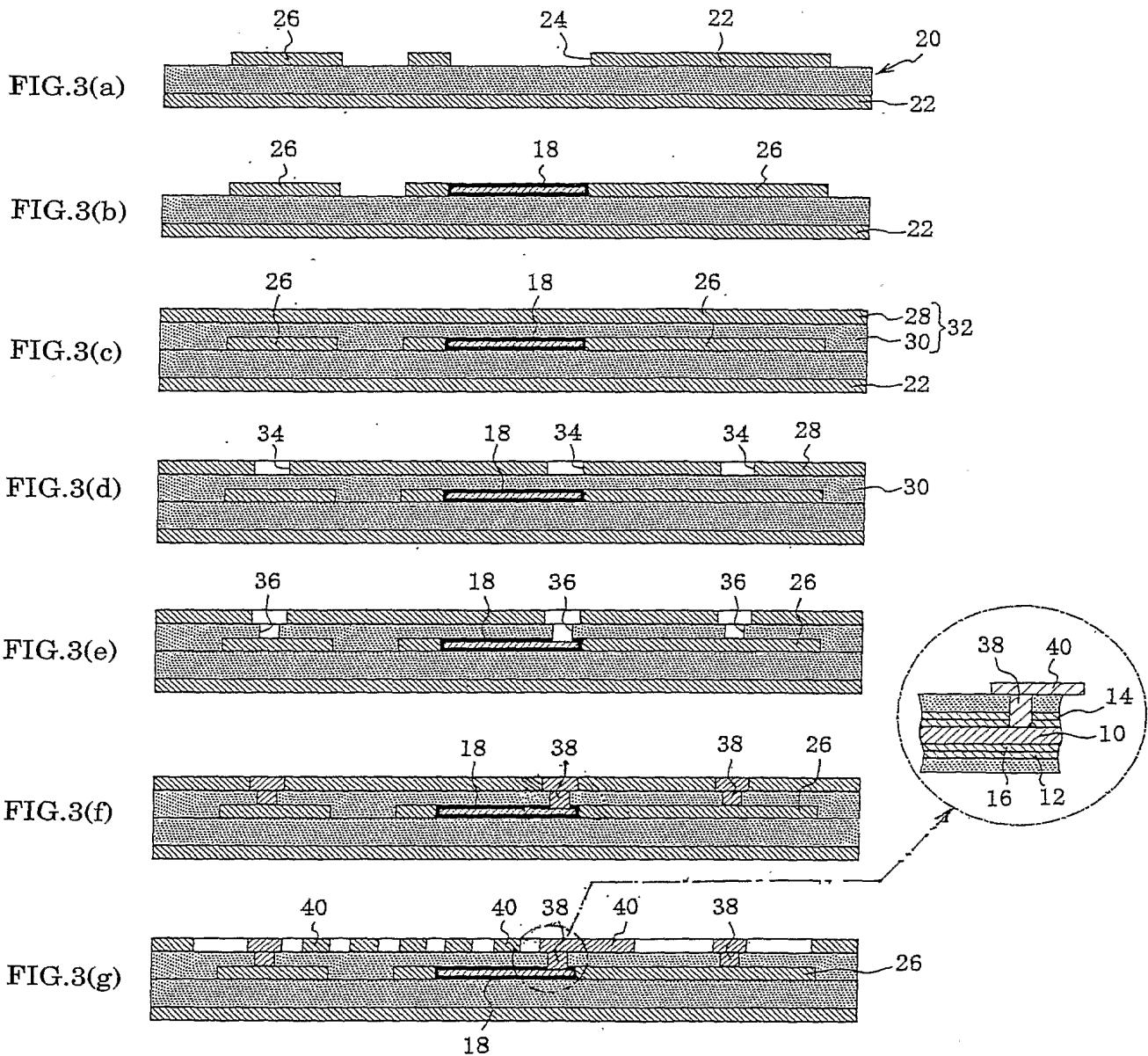


FIG.2





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000793

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H05K3/46

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-340916 A (Ricoh Co., Ltd.), 08 December, 2000 (08.12.00), (Family: none)	1-8
A	JP 2001-15882 A (NEC Corp.), 19 January, 2001 (19.01.01), (Family: none)	1-8
A	JP 9-125264 A (Nippon Soken, Inc.), 13 May, 1997 (13.05.97), (Family: none)	1-8

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 April, 2005 (01.04.05)

Date of mailing of the international search report
19 April, 2005 (19.04.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int. C17 H05K 3/46

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int. C17 H05K 3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国登録実用新案公報	1994-2005年
日本国実用新案登録公報	1996-2005年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2000-340916 A (株式会社リコー) 08. 12. 2000 (ファミリーなし)	1-8
A	J P 2001-15882 A (日本電気株式会社) 19. 01. 2001 (ファミリーなし)	1-8
A	J P 9-125264 A (株式会社日本自動車部品総合研究所) 13. 05. 1997 (ファミリーなし)	1-8

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日 01. 04. 2005	国際調査報告の発送日 19. 4. 2005
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 黒石 孝志 3 S 9527 電話番号 03-3581-1101 内線 3389